

学籍番号 氏名	V20089 瀬戸 大暉	指導教員	藤枝 直輝
題目	出力ビット幅が増大しない AFE ストカスティック演算器の提案		
<p>1 研究背景と目的</p> <p>近年, Stochastic Computing (SC) [1] の画像処理や機械学習といった分野への応用が期待されている. SC は, ビットストリーム内の“1”の割合を用いて数値を表現する疑似アナログ演算である. SC は, 通常の 2 進数での演算と比べてハードウェア規模は小さいが, 演算時間と誤差の大きさを欠点とする.</p> <p>そこで提案されたのが, Amplitude and Frequency Encoding (AFE) [2] である. AFE では, 1 つの値を表現するのに 2 ビット以上の短いビット幅をもつ固定小数点値のストリームを用いる. AFE は, 精度に対するハードウェア規模と演算時間の効率が従来の手法に比べて良いと主張されている [2]. しかし, 演算の出力ビット幅が入力ビット幅よりも大きいため, 演算回路の多段化により信号のビット幅が増大していく. これは, SC の利点である演算回路のハードウェア規模の小ささを損なうことになりうる.</p> <p>本研究の目的は, 誤差が可能な限り小さく, なおかつハードウェア規模の小さい SC 演算回路を実現することである. AFE をベースとして, 演算回路の出力ビット幅が入力ビット幅より大きくならないように設計する. 提案した回路を FPGA (Field-Programmable Gate Array) SoC に実装し, Digilent 社の PYNQ-Z1 ボード上で実機評価をする. 4 入力の乗算および平均演算を対象に, 計算精度とハードウェア規模を比較する.</p> <p>2 提案手法</p> <p>演算回路の入力および出力は, 2 ビット幅の AFE とする. 本研究で提案する演算器のポイントは 2 つである. 1 つは, 演算回路を LUT (Look-Up Table) に置き換えることである. LUT は, 2 ビット以上の有効桁 S (Significant Digits) と, 0 ビット以上の端数 F (Fraction) を出力する. LUT には, 必要ならば丸め処理まで行った演算結果を格納する. もう 1 つは, 端数の積算と有効桁の飽和とを, それぞれ F-Corrector と S-Corrector の 2 種類の補正回路を用いて最終的な出力に反映することである. これに加えて, 最終的な出力が周期的なパターンになることを防ぐための追加の回路も提案した.</p> <p>3 評価</p> <p>4 入力の乗算と平均演算を評価対象とする. 回路を評価ボード PYNQ-Z1 に実装し, 検証を行う. 各入力 は 0 から 1 までの 0.1 刻みの値とし, $11^4 = 14,641$ 通りのすべての入力の組み合わせを回路に与える. ビットストリームの長さは, 10,000 とする. 本来の演算結果と実際の演算結果との誤差の絶対値の平均 (MAE: Mean Absolute Error) を評価する. また, 各演算回路を AMD の Vivado 2020.2 で論理合成したときの LUT 利用数も記録する.</p> <p>乗算において, 提案した回路の MAE は 0.0013 であった. これは, 従来の SC の 0.0016 より小さく, 従来の AFE SC の 0.0012 とほぼ同等である. LUT の利用数については, 従来の SC および AFE SC がそれぞれ 1 個, 13 個であったところ, 29 個となった. また, 平均演算において, 今回提案した回路は MAE が 0.0021 となり, 従来の SC の 0.0041 や AFE SC の 0.0048 よりも小さくなった. LUT の利用数については, 従来の SC の 1 個より多いが, 従来の AFE SC の 12 個の半分であった.</p> <p>4 まとめ</p> <p>本研究では, 新しい AFE SC 演算器を提案し, LUT と補正回路を用いることで, 従来の手法と同等かそれ未満の MAE を達成した. 画像処理や機械学習といったアプリケーションに応用するために, 負数を含む演算や, tanh や絶対値などのより高度な関数を実装することが今後の課題である.</p> <p>参考文献</p> <p>[1] W.J. Gross and V.C. Gaudet, Stochastic Computing: Techniques and Applications, Springer, 2019. [2] Y.Chen and H.Li, "Stochastic computing using Amplitude and Frequency Encoding," IEEE Trans. Very Large Scale Integration (VLSI) Systems, vol.30, no.5, pp.656–660, 2022.</p>			