

学籍番号 氏名	V19001 赤塚 喜一郎	指導教員	藤枝 直輝
題目	AFE を用いたストカスティック計算回路の検討		
<p><b>1 はじめに</b></p> <p>近年, ストカスティックコンピューティング (Stochastic Computing: 以下 SC) が, デバイスの小型化や省電力化を目的として注目を集めている. SC とは, データを 2 進数の代わりに確率的なビットストリームで表現する論理計算の一種である. SC の歴史は古く 1960 年代後半には演算手法が確立されていたが [1], 演算時間が長くなってしまふことなどから使用されてこなかった.</p> <p>そこで, SC の演算時間が長くなってしまふ問題へのアプローチの 1 つとして提案されているのが, AFE (Amplitude and Frequency Encoding) [2] である. AFE は SC を拡張して, ビットストリームの代わりに複数ビットのビットストリームを使用し, ストリームの期待値を使用して計算を実行する. AFE には, 演算を繰り返すたびに信号のビット幅が増大していくという大きな弱点がある.</p> <p>本研究の目的は, 入力と出力のビット幅が等しい AFE の演算回路を検討することである. 具体的には, 真理値表をあらかじめ作成し, それをもとに LUT (Look-Up Table) で演算回路を作成する. 演算回路の誤差をシミュレーションにより評価する.</p> <p><b>2 先行研究</b></p> <p>SC では, デジタル信号のビットストリーム内の「1」の比率を使用して数値を表す. 例えば, 2 つの入力 A と B がそれぞれ確率 <math>a</math> と <math>b</math> で「1」になるとすると, A と B が同時に「1」になる確率は <math>ab</math> である. これは, SC では乗算を AND ゲート 1 つで実行できることを意味する. しかし, SC には, ビットストリームの長さに応じて, 確率による計算誤差が生じる.</p> <p>AFE は SC の新しい符号化方式である. AFE では 1 つの信号を 1 ビットではなく 2 ビット以上の 2 進数のストリームで表す. 乗算では AND ゲートのかわりに 2 ビット <math>\times</math> 2 ビットの乗算回路を用いる.</p> <p><b>3 研究概要</b></p> <p>本研究では, まず AFE の演算に対する真理値表を作成する. 4 つの入力 A, B, C, D に対して, その積 P と平均 S を求める演算を検討の対象とする. 入出力の幅はいずれも 2 ビットとする.</p> <p>対象となる演算は 4 入力 <math>\times</math> 2 ビットの計算となるので, 真理値表の入力が 8 ビットになる. 元の A~D の値の範囲が 0~1 であることを考慮して, 上位ビットは 1 の位, 下位ビットは 1/2 の位であると定義する.</p> <p>演算結果から真理値表の出力を求める際は, 出力の端数の扱い方で誤差が変わる. 本研究では, 端数を四捨五入する場合と端数を切り捨てる場合の 2 通りを検討する.</p> <p><b>4 評価</b></p> <p>A~D をランダムに生成し, 提案した AFE による演算を行い, SC を使わない通常の演算を行った場合との誤差を求める. ビットストリームの長さは 10000, 試行回数は 1000 とする. 積出力と平均出力の端数を四捨五入した場合, 誤差の平均は積の場合と平均の場合とでそれぞれ 0.0134, 0.0648 であった. 積出力と平均出力の端数を切り捨てた場合, 誤差の平均はそれぞれ 0.0314, 0.1901 であり, 四捨五入した場合のおよそ 3 倍となった.</p> <p><b>5 結論</b></p> <p>本研究では, 入力と出力のビット幅が等しい AFE の演算回路を検討した. 端数処理に四捨五入と切り捨てを用いた場合とでは, 誤差が小さくなるのは出力の端数を四捨五入した場合であることがわかる. 四捨五入よりも誤差を小さくできる方法がないか検討することは, 今後の課題の 1 つである.</p> <p><b>参考文献</b></p> <p>[1] B. R. Gaines: Stochastic computing systems, Advances in Information Systems Science, ed. J. T. Tou, Springer, pp. 37-172, 1969.</p> <p>[2] Y. Chen, H. Li: Stochastic Computing Using Amplitude and Frequency Encoding, IEEE Transactions on Very Large Scale Integration (VLSI) Systems, vol. 30, no. 5, pp. 656-660, 2022.</p>			