

学籍番号 氏名	V18025 岩田 啓佑	指導教員	藤枝 直輝
題目	Verilog HDL および VHDL の GUI を活用した演習システム		

1 はじめに

HDL (Hardware Description Language) は本格的なデジタル回路の設計を学ぶためにとても重要である。HDL には主に VHDL と Verilog HDL の 2 種類の言語がある。VHDL は ada, Verilog HDL は Pascal というプログラミング言語を元にされている。VHDL のシミュレータの 1 つとして GHDL が挙げられ、Verilog HDL のシミュレータの 1 つとして Icarus Verilog が挙げられる。これらのツールはインストールが容易であるが、インターフェイスが CUI であるために Windows のインターフェイスに慣れている人にとっては使用するのが困難である。先行研究の GGFront [1] 及び IGFfront [2] は GUI のみで GHDL 及び Icarus Verilog を用いてシミュレーションを行い、GTKwave によって波形表示を行うソフトウェアである。本研究では、GGFront および IGFfront の機能統合を行い、両方の HDL 演習を円滑化するフロントエンドツールである IGGFront を提案する。

2 IGGFront の動作

IGGFront は GGFfront や IGFfront と同じようにシミュレーションと波形表示を行う GUI フロントエンドツールである。IGGFront は GGFfront や IGFfront の操作感を踏襲しており、WPF による GUI プログラムとして制作されている。GGFront との外観の違いとして、ディレクトリの設定の個数や設定画面、ソースファイルの順番を入れ替えるボタンの有無、画面下部のウィンドウに表示される情報、シミュレーションのプロジェクトをセーブ及びロードを行うボタンの有無等が挙げられる。また、IGGFront にて追加されている機能としてユーザーが VHDL シミュレーションと Verilog シミュレーションを切り替えるボタンが追加されており、さらにソースファイルが追加されると同時にファイルの種類を判別し自動的にモードを切り替える機能が搭載されている。

この VHDL シミュレーションと Verilog シミュレーションの内部動作の違いとして、期待したとおりに処理が終了したかを確認する方法が挙げられる。VHDL シミュレーションでは GHDL のログを確認することで正常終了したかを確認し、処理時間を表示している。Verilog シミュレーションではそのようなログは存在しないため出力された vcd ファイルの中身を確認することでそれらの表示を行っている。また、時間制限の設け方として、VHDL シミュレーションでは GHDL のコマンドを用いることで時間制限を行っているが、Verilog シミュレーションでは Icarus Verilog にそのようなコマンドは存在しない、そのため IGFfront を参考に、制限時間を指定した Verilog HDL ファイルを作業ディレクトリにコピーすることで時間制限を行っている。

3 評価

評価では、VHDL と Verilog HDL の同じ内容の全加算器の回路及びテストベンチを作成し、それぞれを GGFfront, IGFfront および VHDL モードと Verilog モードの IGGFront でシミュレーションを行った、それらの結果の違いを波形表示から確認し、動作の等価性を確認した。結果、それぞれのシミュレーションにおいて等価な出力が確認された。また、動作時間についての評価も行い、GGFront 及び IGFfront と IGGFront のシミュレーションにかかる時間を計測した。この結果それぞれのシミュレーションにおいて動作時間に大きな差は見られなかった。また、動作時間の大半がそれぞれのシミュレータの処理にかかる時間であることを確認した。

4 結論

本論文では、VHDL 及び Verilog HDL の演習を円滑化するフロントエンドツールである IGGFront の設計と実装について報告を行った。GGFront や IGFfront と同様にユーザーが作成したファイルをリストに追加し、コンパイル及びシミュレーションを行い、波形表示ができることを確認した。今後の課題として、より操作性を向上するとともに、GGFront と同じように階層表示を行えるように改修を行いたいと考えている。

参考文献

- [1] 藤枝直輝: 手軽でポータブルな VHDL 演習環境のためのフロントエンドツール GGFfront の開発, 情処研報 2018-CE-147, No. 15, 2018.
- [2] 岡崎翔太: Verilog HDL の GUI を活用した演習システム, 卒業論文, 愛知工業大学, 2021.