

学籍番号 氏名	V17027 岡崎 翔太	指導教員	藤枝 直輝
題目	Verilog HDL の GUI を活用した演習システム		

### 1 はじめに

デジタル回路の設計と検証では HDL (Hardware Description Language) が広く使われている。これは日本語ではハードウェア記述言語の略であり、プログラミング言語に似た構文や表記法で、素子の構成や素子間の配線などを記述できる。HDL には主に VHDL と Verilog HDL という言語がある。VHDL のシミュレータの 1 つに GHDL があり、Verilog HDL のシミュレータの 1 つに Icarus Verilog がある。これらは無償で利用できること、インストールが簡便であることといった利点があるが、CUI のツールのため使用が大変であることが欠点である。先行研究の GGFront [1] では、GUI のみで GHDL を用いて VHDL のコンパイル、シミュレーション、波形ビューアである GTKwave を用いた波形表示をすることが可能になった。本研究では、GGFront の機構を土台にし、Verilog HDL の演習を円滑化するフロントエンドツール IGFront を提案する。

### 2 IGFront の動作

IGFront は GGFront と同様にシミュレータと波形ビューアを呼び出す GUI フロントエンドツールである。外観から見られる相違点は、外部プログラムとして指定しなければいけないパスの数、画面下部に表示する情報の種類、プロジェクトファイルの保存・読み出しのボタンの有無、ソースファイルの順序入れ替えボタンの有無の 4 点である。IGFront の処理は、ユーザが使用するファイルを選択してボタンを押すことにより開始する。はじめに、指定されたソースファイルを作業ディレクトリにコピーする。次に、選択した制限時間に対応した limit のファイルを作業ディレクトリにコピーする。その後 Icarus Verilog でコンパイル、シミュレーションし波形ファイルを出力する。最後に GTKWave を実行し波形表示をする。

GGFront と IGFront の主要な内部動作の差異として、期待通り処理したことの確認の仕方と、制限時間の設け方がある。期待通り処理したことの確認の仕方の違いは、GGFront では GHDL のログを参照することで何 ns で終了したかを表示するが、Icarus Verilog ではログを確認しても何 ns で終了したかがわからないことである。IGFront では波形ファイルを読むことで何 ns で終了したかを表示する。制限時間の設け方の違いは、GGFront では GHDL のオプションを用いることで制限時間を設けていたが、Icarus Verilog ではそのようなオプションはないことである。IGFront では別で制限時間を設定する Verilog HDL のファイルを limit フォルダからコピーすることで制限時間を設ける。

### 3 評価

VHDL と Verilog とともに全加算器の回路とテストベンチを作成し、VHDL は GGFront で、Verilog HDL は IGFront でシミュレートすることにより、動作の等価性を検証した。検証の結果、両方で等価な波形ファイルが得られることを確認した。

GGFront と IGFront でコンパイルを行う時間にどのくらい差が出るのかを比較した。コンパイルのボタンを押してから vcd ファイルが出力されるまでの時間と、シミュレータが処理している時間の差分を比較したところ、GGFront と IGFront とともにシミュレータが処理をする時間が大半であることを確認した。

### 4 結論

本研究では Verilog HDL の演習を円滑化するフロントエンドツール IGFront の設計と実装について報告した。GGFront と同様に作成したファイルをリストに追加し、コンパイルとシミュレーションを行い波形表示をすることができた。

今後の課題として、GGFront に存在する出力した波形ファイルをコピーするという機能を追加することが挙げられる。最終的には GGFront と IGFront を統合して一つのソフトで VHDL と Verilog HDL の両方を波形表示できるようにしたい。

### 参考文献

- [1] 藤枝直輝, 池田朋弘, 高松永輔: VHDL 演習における初学者支援システムの基礎検討, 情報処理学会研究報告 2020-CE-154, No. 15, 2020