

学籍番号 氏名	V17088 土居 篤広	指導教員	藤枝 直輝
題目	ビットストリーム計算を用いたフィルタ処理の評価基盤の構築		
<p>1 はじめに</p> <p>今日、様々な機器がネットワークで接続される IoT (Internet of Things) が注目されている。効率的に解析を行うために、ネットワークの終端にあるエッジデバイスで情報を最適化する必要がある。本研究では、そのコストパフォーマンスを高めるために、FPGA (Field Programmable Gate Array) 上でのビットストリーム計算に注目する。ビットストリーム計算では Stochastic Number (SN) と呼ばれる 1 の存在確率によって数値を表現するビット列を用いる。</p> <p>本研究の目的は、ビットストリーム計算のためのドメイン固有言語である BitSAD [1] を用いたビットストリーム計算に対し、回路の検証と結果の確認を行う環境を構築することである。具体的には、PC と FPGA との間でデータを送受信および変換するための機構を作成する。</p> <p>2 関連研究</p> <p>BitSAD [1] 向けのプログラムは Scala で書かれている。BitSAD を実行することで、プログラムをハードウェア記述言語である Verilog に変換できる。BitBench は BitSAD 向けに書かれたベンチマークである。ベンチマークは 8 つあり、画像や音声、機械制御に使われるアルゴリズムからなる。このシステムで自動生成された回路には入出力のための周辺回路などが含まれていないため、本研究では自動生成された回路を実機で評価可能な基盤を作成する。</p> <p>3 検証環境のプロトタイプ作成</p> <p>実機検証を可能とするために FPGA への入力データの準備や入出力データの比較表示などを用意する必要がある。今回は、UI と変換プログラム、データ変換回路を作成する。</p> <p>UI は PC 上で FPGA へ送信するデータの確認を行う機能を持つ。入出力画像の選択と確認用の画像表示を行っている。また、FPGA へデータを送信するためのシリアル通信 UI も用意する。ここでは通信の設定を確認することが可能である。UI でのボタン操作は全て変換プログラムへと送られ、最終的に FPGA との通信を行う。</p> <p>変換プログラムは画像を 0 と 1 の 2 進文字列へ変換を行う機能を持つ。画像内の画素データだけを抽出し、文字列に変換してシリアル通信で送信を行う。また、フィルタ処理を終えたデータの受信も行う。受信後、画像に戻して指定の出力ファイルに保存を行う。</p> <p>データ変換回路は PC から 2 進文字列を受け取りフィルタ処理を行う。フィルタにデータを入力するときには文字列を画素データに戻し、それと擬似乱数をコンパレータに入れて SN を作り出す。フィルタから出力された SN はカウンタにかけて処理後の画素データとした後、それを 2 進数文字列に変換してから PC に送信する。</p> <p>4 結果</p> <p>UI を作成したことにより、入力画像の確認や入出力画像を表示することによる変化の確認が可能となった。また、シリアル通信の設定確認やエラー内容を表示することができ、ミスへの対処が簡単になった。変換プログラムは正しく 2 進文字列を生成して、2 進文字列から画像へ戻す動作を確認した。また、データ変換回路では SN の変換や 2 進文字列へ戻す方法など各所のモジュール作成を行った。</p> <p>今後の課題は、フィルタ処理に適応した SN 変換のモジュールを作成すること、モニターの大きさに対応した UI を作成することが挙げられる。コンパレータで擬似乱数と 2 進文字列を正しく入力できていない箇所があるので、コンパレータの書き直しが必要である。また、UI ではモニターの大きさに応じて表示方法を変更できるように改善し、より見やすいものにしていく必要がある。</p> <p>参考文献</p> <p>[1] K.Daruwalla, H.Zhuo, C.Schulz, and M.Lipasti. BitSAD: A Domain-Specific Language for Bitstream Computing. In WUC' 19, 2019</p> <p>[2] — BitBench: A Benchmark for Bitstream Computing. In LCTES' 19, 2019</p>			